

# NOVUS

# 9/92

# ELEKTRONIK

nr ind. 367141

miesięcznik elektroników

cena 9500 zł

## SPIS TREŚCI

Alarm braku zasilania.....	2
Dodatkowe linie przerwań dla Z80.....	2
Przestrzajany generator w.cz.....	4
Ocena zniekształceń nieliniowych wzmacniaczy m.cz.....	5
Przełącznik z dodatkową funkcją powtarzania (auto repeat).....	7
Projektujemy zasilacz stabilizowany 13.8V/10A.....	8
Popularny 8-bitowy przetwornik C/A DAC 0808.....	9
Katalog 74HCxxx.....	13
Filtry małej częstotliwości.....	17
Lista rozkazów mikrokomputerów serii MCS-48.....	18
Działanie ładunku elektrostatycznego na elementy elektroniczne.....	21
Przetwornik impulsów biplarnych na unipolarne....	23
Fazomierz.....	23

# Alarm braku zasilania

Kontrola napięcia zasilania (napięcia prądu przemiennego w sieci) jest niekiedy bardzo przydatna. Układ przedstawiony na Rys.1 nadzoruje napięcie sieciowe i zgłasza sygnałem dźwiękowym każdorazowy zanik napięcia w sieci. Układ kontrolujący jest zasilany z baterii 9[V]. Pobór prądu z baterii wynosi około 5µA, co powoduje, że czas życia baterii nie jest uzależniony od poboru prądu, ale jedynie od jakości baterii. Układ jest tani, bardzo zwarty i niezawodny. Po zaniku napięcia sieci układ generuje dźwiękowy sygnał ostrzegawczy przez około 30 sekund. Alarm nie pojawi się ponownie, aż do momentu, gdy napięcie sieci powróci i nastąpi znów zanik napięcia. Tak więc sygnał ostrzegawczy będzie wyemitowany tylko jednorazowo przez 30 sekund po zaniku napięcia sieci.

## Działanie układu

Bezpośrednio do kontrolowanego napięcia zmiennego sieci włączony jest optoizolator - Rys.1. Optoizolator zapewnia izolację galwaniczną obwodów. Składa się on z neonówki i fotokomórki. Wylądzie fotokomórki wyzwala (po zaniku napięcia w sieci) multiwibrator monostabilny zbudowany na bramce B1, kondensatorze C1 i rezystorze R3. Właśnie czas alarmu (30 sekund według parametrów z Rys.1) zależy od czasu włączenia tego multiwibratora. Zmieniając wartości C1 i R3 można uzyskać dłuższe lub krótsze czasy alarmu. Wyzwolenie tego multiwibratora wyzwala poprzez bramkę B2 multiwibrator astabilny, który oscyluje z częstotliwością około 2.6kHz. Składa się on z bramki B3, rezystora R4 i kondensatora C2. Do momentu po-

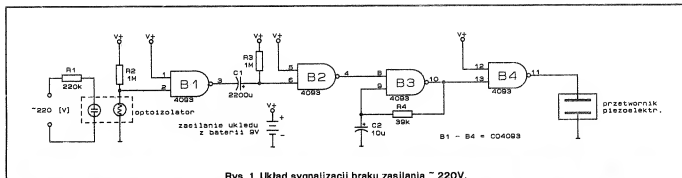
wrotu do stanu równowagi multiwibratora monostabilnego (B1) potrzeba około 30 sekund i właśnie w tym czasie oscylacje 2.6kHz multiwibratora astabilnego poprzez bramkę B4 zasilają przetwornik piezoelektryczny, który przysłuży obsłudze urządzenia dając znać o zaniku napięcia.

Jako bramki wykorzystano układ CMOS 4 x NAND z wejściami Schmitta - 4093. Jako optoizolator można zastosować dowolny układ tego typu. Piezoelektryczny przetwornik można zastąpić innym układem w przypadku trudności ze zdobyciem takiego przetwornika. Należy jednak pamiętać o małej wydajności prądowej bramki CMOS 4093.

mgr inż. Aleksander Rode

Opracowano na podstawie:

ED 25 August/1988



Rys. 1 Układ sygnalizacji braku zasilania ~ 220V.

## Dodatkowe linie przerwań dla Z80

Sprzężenie inteliowskiego sterownika przerwań 8259A z mikroprocesorem Ziloga Z80 daje osiem dodatkowych linii przerwań. Problem w tym, że Z80 nie generuje sygnału potwierdzenia przyjęcia przerwania INTA, który jest niezbędny do pracy sterownika

przerwań. Układ 8259A, ustawiony do pracy w systemie i APX86, oczekuje od mikroprocesora podwójnego sygnału INTA. Pierwszy z nich jest używany do "zamrożenia" stanu przerwania w celu rozstrzygnięcia jego priorytetu. Podczas drugiego - 8259A wczytuje

wektor przerwań z linii o najwyższym priorytecie. Priorytet linii przerwań określa wspólnie ustawiany rejestr sterujący układem 8259A. Ustawienie sterownika przerwań w tryb pracy w systemie i APX86 uzyskuje się przez nadanie najmniej znaczącego bitowi

### Jak zamieścić ogłoszenie w "NE".

Aby zamieścić ogłoszenie w "NOWYM ELEKTRONIKU" należy przesłać treść ogłoszenia do redakcji na adres: P.W. "ARTCOM", Redakcja "Nowego Elektronika", skr. poczt. 100, 82-300 Elbląg 1. Po otrzymaniu treści ogłoszenia redakcja prześle rachunek do zleceniodawcy ogłoszenia.

### CENY

- 1 cm<sup>2</sup> ogłoszenia 7.000 zł (najmniejsze ogłoszenie 20 cm<sup>2</sup>)
- ogłoszenia drobne do 50 słów 4.000 zł za słowo
- Za treść ogłoszeń redakcja nie ponosi żadnej odpowiedzialności.

Skład - P.W. "ARTCOM"  
Wydawca - P.W. "ARTCOM"  
Druk - Grudziądzkie Zakłady Graficzne im. W. Kułerskiego w Grudziądzu, pl. Wolności 5

### Adres Redakcji

P.W. "ARTCOM", Redakcja NOWEGO ELEKTRONIKA, skr. poczt. 100, 82-300 Elbląg 1, tel. 418-84 wew. 32

Redaguje zespół: J. Ryszard Świątkowski - red. naczelny, Janusz Romanowski, Jarosław Bereda, Wiesława Oleśczuk, Dariusz Miekiewicz, Janusz Mikowicz

Stali współpracownicy: Bienkowski Dariusz, Dąbrowski Witold, Krzysztofek Robert, Pędzik Zbigniew, "Szczeniowiec" Stawomir, Rode Aleksander.

Redakcja zastrzega sobie prawo skracania i korekty nadesłanych artykułów

(LSB) słów sterujących ICW1 i ICW4 wartości 1.

Rys.1 przedstawia układ współpracy Z80-8259A, natomiast rys.2 realizację na elementach dyskretnych układu generującego sygnał INTA. Przebiegi czasowe są pokazane na rys.3. Należy wyzerować pięć starszych bitów wektora przerwań układu 8259A przez odpowiednie jego zaprogramowanie. Wówczas sterownik przerwań opuszczać będzie 3-bitową wartość odpowiadającą danej linii przerwań (czyli urządzeniu zgłaszającym przerwanie). Trzeba również ustawić Z80 w tryb 2 (MODE2). W tym rodzaju pracy mikroprocesor może robić pośrednie odwołania do pamięci zgodnie z danym przerwaniem. Z80 wykona odwołania do pamięci bazując na zawartości rejestrów I oraz ITV. Ładujemy wstępnie rejestr I startowym adresem tablicy skoków. Wektor przerwań wchodzi do rejestru ITV. Komórka pamięci określona przez rejestry I(IKITV) zawiera młodszy bajt adresu, a komórka kolejna - starszy bajt adresu programu obsługi przerwań. Jeżeli przykładowo zawartość rejestru I wynosi 50H, a wynikające stąd kolejne komórki pamięci mają zawartość jak następuje:

5000H	00H
5001H	38H
5002H	38H
5003H	39H
5004H	3AH
5005H	38H
5006H	38H
5007H	38H
5008H	39H

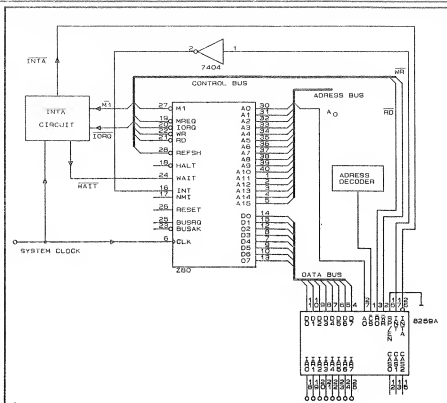
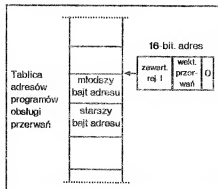
to Z80 będzie skakał do programów obsługi przerwań o następujących adresach początkowych:

ITR	(IKITV)	Adres początkowy
IR0	5000H	3800H
IR1	5001H	3838H
IR2	5002H	3938H
IR3	5003H	3A39H
IR4	5004H	383AH
IR6	5005H	3838H
IR6	5006H	3838H
IR7	5007H	3938H

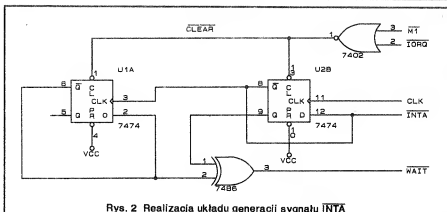
mgr inż. Robert Krzysztofek

Opracowano na podstawie:

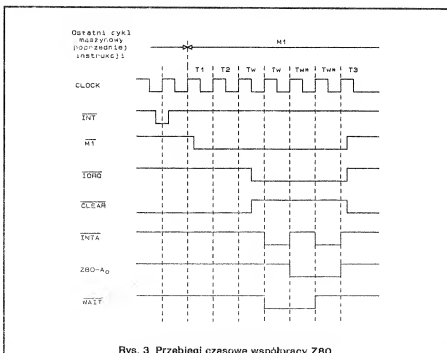
EDN No.17, August 19/91.



Rys. 1 Obwód sprzęgający  $\mu P$  Z80 z 8259A



Rys. 2 Realizacja układu generacji sygnału INTA



Rys. 3 Przebiegi czasowe współpracy Z80

## Przestrajany generator w.cz. z prostym układem fazowej synchronizacji częstotliwości PLL

Przedawiony na Rys.1 generator w.c.z. na dwu tranzystorach polowych (T1 i T2) o sprzężeniu źródłowym charakteryzuje się wyrównaną amplitudą sygnału wyjściowego przy różnym stosunku L do C, w zakresie częstotliwości od kilkuset kHz do kilkudziesięciu MHz. Napięcie wyjściowe zależy od wartości kondensatora sprzęgającego C i wynosi od około 0.5 do 1.5V. Generator łatwo się wzbudza, nawet z tranzystorami polowymi i niewielkim napięciem charakterystyki - np. 8F245A. Podobny generator został opisany w "Radioelektroniku" nr 6/1988 r. w układzie modelowym generator pracował w czterech zakresach - od częstotliwości 2 do 35MHz. Liczbę zwojów cewek obwodów rezonansowych LC należy odpowiednio jest dobrać eksperymentalnie - kierując się wskazaniami częstościomierza cyfrowego. Zaleca się stosowanie cewek powietrznych (bez rdzeni ferrytowych).

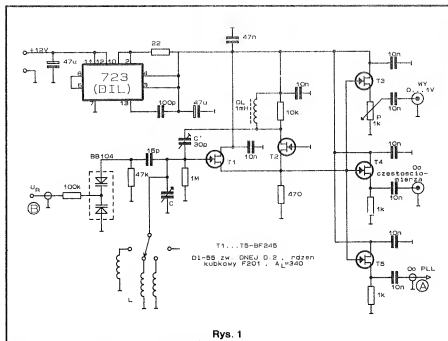
Sygnał z generatora poprzez trzy oddzielne separatory - wtórniki źródłowe na T3, T4 i T5 - jest podawany na wyjście (napięcie wyjściowe jest regulowane potencjometrem P), do częstotłomiernika cyfrowego oraz do przedstawionego na Rys.2, prostego układu fazewej synchronizacji częstotliwości PLL. Generator w zakresie kilkunastu-kilkudziesięciu kHz jest przestrzajany napięciem błędu  $U_e$  z detektora fazewej, podawany na podwójną diodę pojemnościową BB104. Z wtężonym PLL generator może płynnie przestrza-

jać w pełnym zakresie (2 - 35MHz).

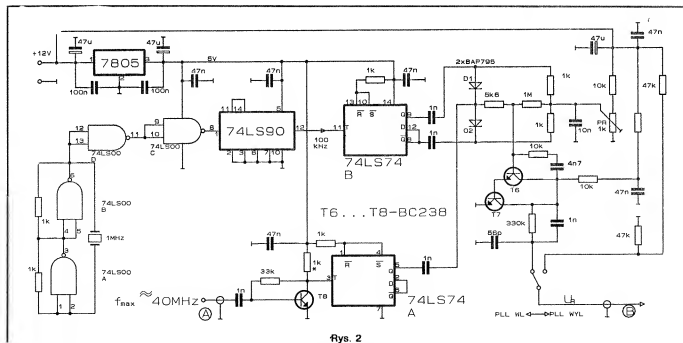
Układ PLL zaprojektowano tak, aby "zaskok" synchronizacji następował co 100kHz. Generator w tym celu należy wstępnie dostroić do żądanej częstotliwości n. 100kHz - np. 14100kHz i następnie włączyć PLL. Detektor fazowy (D1 i D2), wzmacniacz napięcia błędów (T6 i T7) oraz filtr sygnału błęd są wzorowane na rozwiązaniu opisanym w amerykańskim miesięczniku "QST" nr 1/1972 r. (prz. włączony PLL, potencjometrem montażowym PR należy

na kolektorach T6 i T7 ustawić napięcie 6V). Bardzo pewną pracę układu PLL uzyskano dzięki temu, że sygnały do detektora fazowego są podawane z wyjść Q i  $\bar{Q}$  cyfrowych dzielników częstotliwości. W praktyce okazało się, że układ PLL pracuje także na częstotliwościach harmonicznych będących wielokrotnościami 50kHz, 25kHz, 12,5kHz, ...

Andrzej Kusiak



Rys. 1



Rys. 2

# Ocena zniekształceń nieliniowych wzmacniaczy m.cz.

Problem zniekształceń nieliniowych we wzmacniaczach m.cz. jest problemem bardzo ważnym. W artykule będą przedstawione problemy oceny zniekształceń nieliniowych wzmacniaczy m.cz. stosowanych w sprzęcie muzycznym. Do przedstawienia tych problemów posłużono się literaturą z USA, Japonii, Anglii oraz Rosji.

Bardzo często przy ekspertyzie dźwięku programów, odtwarzanych przez odtwarzacze płyt kompaktowych (OPK), potrzebne są wzmacniacze m.cz., o parametrach takich jak OPK. Najlepsze są wzorce, które posiadają pasmo przenoszenia od 5Hz do 20kHz, przy nierównomierności charakterystyki amplitudowo - częstotliwościowej  $\pm 0.5\text{dB}$  i odchyłce charakterystyki fazowo - częstotliwościowej od nieliniowej nie większej niż  $\pm 10^\circ$ , względnie poziomie szumów własnych -90...-96dB, tłumienności przesłuchu między kanałami -90dB, współczynnika harmonicznych przy nominalnym poziomie sygnału nie większym niż 0.003%.

Przy projektowaniu takich wzmacniaczy, największe trudności sprawia osiągnięcie ostatniego z wymienionych parametrów - współczynnika harmonicznych i dlatego teraz można zastanowić się nad tym parametrem i nad sposobami zmniejszania tego współczynnika.

Wiadomo, że nieliniowość wejściowej charakterystyki tranzystora  $i_c=f(I_{in})$ , najbardziej przejawia się wtedy, kiedy stopień wzmacniacza pracuje z generatora napięcia, to jest rezystancja wyjściowa jednego stopnia, jest mniejsza od rezystancji wejściowej następnego stopnia. W tym przypadku sygnał wyjściowy tranzystora - prąd kolektora lub emitora - jest aproksymowany przez eksponencjalną funkcję napięcia  $U_{in}$ , a współczynnik harmonicznych 1%, jest osiągnięty przy wielkości tego napięcia około 1mV. W stopniach wyjściowych wzmacniaczy m.cz., które pracują w układzie OC w rodzajach pracy AB lub B, nieliniowość pojawia się w postaci znanego "schodka" wyjściowego napięcia. Do walki z tym jako źródło sygnału dla stopnia tranzystorowego, zalecane jest stosowanie generatora prądu (wówczas charakterystyka wzmocnienia określana jest zależnością  $i_c=f(I_{in})$ ), która jest charakterystyką bardziej liniową niż  $i_c=f(U_{in})$ , a prąd spoczynkowy kolektorów tranzystorów stopnia wyjściowego ustalany jest nie mniejszy niż  $50 \times 200\text{mA}$ .

Nieliniowość statycznej wyjściowej

charakterystyki tranzystora  $i_c=f(U_{in})$  występuje w stopniach ze znaczną amplitudą napięcia kolektor - emitor. Najbardziej nieliniowe są charakterystyki stopni w układach OE, dlatego stopnie wzmocnienia napięcia najlepiej wykonywać jest w układzie OB lub przy OE - OB (kaskada), a wyjściowe stopnie w układach OC.

Nieliniowość pojemności złącza kolektorowego tranzystora  $C_{c=const}/f_{in}$ , najbardziej występuje również w stopniach wzmocnienia napięcia, przy czym w znacznym stopniu tylko na dużych częstotliwościach. Jaka "dynamiczna" nieliniowość tranzystora jest praktycznie eliminowana przez zastosowanie układów OB lub kaskady, gdyż w tym przypadku baza tranzystora jest "uziemiona" i prąd wyjściowy stopnia nie rozgądzają się do złącza kolektorowego.

Nieliniowość współczynnika wzmocnienia prądu tranzystora  $h_{in}=f(I_{in})$  występuje w stopniach wyjściowych wzmacniaczy, posiadających maksymalną zmianę prądu kolektora. Działanie takie nieliniowości polega na tym, że przy zmianie prądu kolektora  $I_{c}$  np. od 100mA do 2A, współczynnik wzmocnienia  $h_{in}$  tranzystorów m.cz. mocy zmienia się, co powoduje proporcjonalną zmianę rezystancji wejściowej stopnia wyjściowego równej (jeżeli jest to układ OC):

$$R_{we} = h_{in} \times R_{obc},$$

gdzie  $R_{obc}$  - rezystancja obciążenia wzmacniacza.

Taka zmiana rezystancji wejściowej jest podawana do stopnia wzmacniającego napięcie, którego rezystancja wyjściowa jest większa w porównaniu z rezystancją wejściową następnego stopnia. I dlatego wartość chwilowa współczynnika wzmocnienia zmienia się kilkakrotnie w okresie sygnału wyjściowego, w wyniku czego pojawia się nieliniowość amplitudowej charakterystyki wzmacniacza. W celu zmniejszenia tej nieliniowości, konieczne jest zmniejszenie rezystancji wejściowej stopnia wzmocnienia napięcia (przy tym jednak zmniejszając się właściwości (wzmocniające) lub zwiększenie rezystancji wejściowej następnych stopni. Najprościej jest po prostu zwiększyć ilość stopni wzmocnienia mocy (zamiast typowych dwóch - wykorzystać trzy).

Przeprowadzone doświadczenia na szeregu wzmacniaczy z dynamiczną polaryzacją tranzystorów stopnia wyjściowego (Super A firmy "JVC", New Switching firmy "Pioneer", New Class

A firmy "Technics") pokazały, że działanie dynamicznej polaryzacji jest zauważalne tylko przy małych prądach spoczynkowych stopni wyjściowych (mniejszych od 20-30mA), a przy dużych prądach praktycznie nie wpływa na liniowość wzmacniacza. Inaczej mówiąc, stopień z dynamiczną polaryzacją pozwalają praktycznie na usunięcie "schodka" przy prądzie spoczynkowym tranzystorów wyjściowych rzędu 15-20mA, zamiast 50-100mA, ale wówczas wymaga to znacznego skomplikowania układu (np. Super A realizowane jest na 11 tranzystorach) i znacznie pogarsza się termiczna stabilność prądu spoczynkowego, nie zmieniając liniowości wzmacniacza w czasie pracy na normalnej mocy, oraz nie polepszając sprawności wzmacniacza.

Przy poziomie zniekształceń nieliniowych mniejszych niż 0.1%, najbardziej znaczącymi źródłami nieliniowości mogą okazać się źródła nie związane z aktywnymi elementami wzmacniacza - tranzystorami. Do źródeł tych można zaliczyć tak nazywane zniekształcenia "wprowadzone", które pojawiają się na skutek złego połączenia wspólnego przewodu obwodów o małych sygnałach i obwodami o dużych prądach, zniekształcenia, wprowadzane przez układy zabezpieczenia prądowego tranzystorów stopnia wyjściowego i kondensatorami tlenkowymi; zniekształcenia "interfejsowe". Zniekształcenia "wprowadzane" mogą powstawać przy podłączeniu do wspólnych przewodów obwodu wejściowego, oraz obwodu ujemnego sprzężenia zwrotnego do punktów, których potencjały są w stanie spoczynkowym i są różne przy znacznych prądach wyjściowych wzmacniacza. Przykłady takich połączeń pokazane są na Rys.1 i 2. Na Rys.1 prąd w jednej z gałęzi stopnia wyjściowego (posiadający formę różną od sinusoidalnej) tworzy na odcinku a - b spadek napięcia o amplitudzie

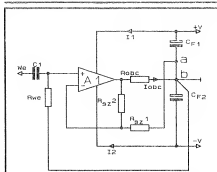
$$U_{ab} = I_m \times R_{ab},$$

gdzie  $I_m$  - prąd obciążenia,  $R_{ab}$  - rezystancja odcinka a - b.

Proste obliczenie pokazuje, że jeżeli odcinek ten wynosi np. 1cm przewodu o przekroju 0.5mm<sup>2</sup> (typowa rezystancja 0.5mΩ), prąd 5A przepływający przez ten odcinek tworzy spadek napięcia 2.5mV. Napięcie to jest przyłożone do różnych wejść wzmacniacza i jest ono ekwiwalentne do źródła sem zniekształceń o względnie poziomie

$$N_z = 2.5\text{mV}/U_{in,nom},$$

gdzie  $U_{in,nom}$  - nominalna amplituda



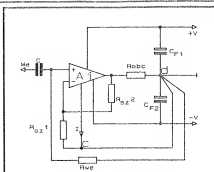
Rys. 1 Przykłady podłączeń (patrz tekst)

napięcia wejściowego wzmacniacza. Dla typowego  $U_{we} = 1V$ ,  $N_z = 0,0025$  lub  $0,25\%$ .

Jeszcze bardziej prawdopodobny przypadek jest przedstawiony na Rys.2. Tutaj wspólny przewód obwodu ujemnego sprzężenia zwrotnego, podłączony do masy źródła zasilania przez ścieżkę na płycie drukowanej, połączonej ze wspólnym przewodem i innymi punktami stopni wzmacniacza. Przy typowej rezystancji między punktami c-d  $R_z = 20 \cdot 30m\Omega$ , przepływające przez nią impulsy prądu o wartości  $I = 2,5mV/20m\Omega = 0,125A$  wnoszą zniekształcenia około  $0,25\%$ .

Układy zabezpieczenia tranzystorów stopni wyjściowych przed przeciężeniem prądowym w większości wzmacniaczy pracują w reżimie ograniczenia maksymalnego prądu kolektora. Poniżej jako elementy progowe najczęściej wykorzystywane są diody lub złącza emiterowe tranzystorów, których charakterystyki prądowo - napięciowe posiadają duże nachylenie, wpływ układów zabezpieczających zaczyna się przy prądach kolektora  $1,5 \cdot 2$  razy mniejszych od prądu ograniczenia, co może przejawiać się w zwiększeniu współczynnika harmonicznych do  $0,01\%$  i więcej w czasie pracy na nominalnej mocy. W celu usunięcia tego źródła zniekształceń, celowe jest wykorzystanie układu zabezpieczenia przerzutnikowego w ogóle nie wpływającego na pracę wzmacniacza w normalnym stanie i blokującego przy przeciężeniu tranzystory wszystkich stopni mocy.

Zniekształcenia wprowadzane przez kondensatory tlenkowe, są uwarunkowane kilkoma przyczynami. Niemożliwość rezystancji upływności wpływa na liniowość amplitudowej charakterystyki wzmacniacza. Przy napięciu na okładzinach kondensatora rzędu  $1 \cdot 2V$ , współczynnik harmonicznych może osiągać  $0,1 \cdot 0,3\%$ . Dla takich kondensatorów charakterystyczne są także specyficzne zniekształcenia, których nie można nazwać jako nieliniowe w potoczny sposób, tak jak one nie pojawiają się przy normalnym pomiarze współczynnika harmonicznych. Przy tym szereg badań pokazuje, że



Rys. 2 Przykłady podłączeń (patrz tekst)

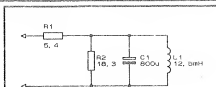
"Jakość dźwięku wzmacniacza w  $50\%$  jest określana przez charakterystyki kondensatorów tlenkowych". Jest to związane z tym, że w odróżnieniu od innych elementów wzmacniacza posiadają one przewodność jonową a nie elektronową. Tak zwane "jonowe" zniekształcenia nie są poddawane ilościowej ocenie przy pomocy zwykłych przyrządów pomiarowych, ale znacznie zwiększają wierność przekazywania sygnałów. Wierność odwzorowania sygnałów jest również pogarszana przez efekt dielektrycznej absorpcji kondensatorów tlenkowych. Najbardziej radykalną drogą jest usunięcie kondensatorów tlenkowych z obwodów przechodzenia sygnału i obwodów ujemnego sprzężenia zwrotnego.

Zniekształcenia "interfejsowe" związane są ze współpracą obciążenia (kolumn głośnikowych) i wzmacniacza. Rzecz w tym, że projektowanie i badanie wzmacniaczy przeprowadzane jest z zastępczym obciążeniem - rezystor z aktywną rezystancją, równą nominalnej rezystancji kolumn. Jednak obciążenie w postaci rzeczywistych kolumn posiada reaktancyjny i nieliniowy charakter.

Szereg badań przeprowadzonych w ciągu ostatnich lat wykazały, że prąd pobierany przez kolumny przy podaniu na nie okresowych sygnałów m.c.z. o dużej mocy, charakterystycznych dla współczesnej muzyki, przewyższa od  $4 \cdot 8$  razy prąd przy podaniu sinusoidalnego sygnału o tej samej amplitudzie. Innymi słowami, warunkowo można uważać, że rezystancja zastępcza kolumn w czasie kilku milisekund w okresie sygnału, może zmniejszyć się  $4 \cdot 8$  razy (tj. dla kolumn z rezystancją  $8\Omega$  - do  $1 \cdot 2\Omega$ ). A znaczna część wzmacniaczy nie może pracować bez zniekształceń przy takim obciążeniu.

Nieliniowość rezystancji kolumn prowadzi do tego, że przy połączeniu ich z wyjściem wzmacniacza przewodami o długości do  $10m$  ( $R = 0,2 \cdot 1\Omega$ ) współczynnik harmonicznych sygnału na wejściach kolumn może osiągnąć  $0,25 \cdot 0,5\%$ , a na wyjściu wzmacniacza jest on bardzo mały.

W celu zmniejszenia zniekształceń "interfejsowych" celowym jest ba-



Rys. 3 Schemat zastępczy obciążenia

danie wzmacniacza z rezystancją zastępczą według standardu IHF A 202 (Accessories for Audio Testing - Radio - Electronics 1980) Rys.3. Jednocześnie należy zapewnić aby wzmacniacz chwilowo mógł pracować z obciążeniem  $1$  do  $2\Omega$ . Celowym jest także wykorzystanie do połączenia przewodu do połączenia o dużym przekroju.

Wiadomo, że występowanie nieliniowości dowolnego elementu wzmacniacza może być zmniejszone, jeżeli element wchodzi w obwód ujemnego sprzężenia zwrotnego. Jednak szereg nieliniowych elementów i stopni nie mają wzmocnienia napięcia (kondensatory, stopnie w układzie OC i inne), dlatego w celu zmniejszenia współczynnika harmonicznych cały wzmacniacz musi być objęty pętlą ujemnego sprzężenia zwrotnego. Dobrze jest np. objąć pętlą ujemnego sprzężenia stopień wyjściowy wzmacniacza pracujący w układzie OC i posiadający współczynnik wzmocnienia napięcia mniejszy od  $1$ . Taki stopień jest dominującym źródłem nieliniowości prawidłowo zaprojektowanego wzmacniacza. Oprócz tego wnoszą i zniekształcenia "interfejsowe", gdyż bez wspólnego ujemnego sprzężenia zwrotnego, jego rezystancja wyjściowa jest porównywalnie duża.

W czasie projektowania wzmacniaczy należy przestrzegać trzech warunków: dopasowanie maksymalnej prędkości zmian wyjściowego napięcia ze spektrum sygnału wejściowego; ustawienie na wejściu wzmacniacza filtru m.c.z. pierwszego stopnia o częstotliwości obcinania  $2 \cdot 3$  razy przewyższającą najwyższą częstotliwość obszaru roboczego sygnału wejściowego; wprowadzenie korekty wyrzędzenia do obwodu wspólnej pętli ujemnego sprzężenia zwrotnego.

Prędkość zmiany napięcia wyjściowego wzmacniacza powinna odpowiadać następującemu wymaganiu:

$$V_{out} \geq 2\pi f_m U_m$$

gdzie  $f_m$  - maksymalna częstotliwość sygnału wejściowego,  $U_m$  - amplituda napięcia wyjściowego wzmacniacza w reżimie nominalnej mocy.

Mocy wyjściowej  $100W$  przy obciążeniu  $8\Omega$  odpowiada amplituda,  $U_m = 40V$ . Z drugiej strony maksymalna częstotliwość sygnału na wyjściu oddawacza płyt kompaktowych, zgodnie z twierdzeniem Kotelnikowa, nie może przewyższać połowy częstotli-

wości dyskretyzacji, to jest

$$f_n \leq f_0/2 = 22\text{kHz}.$$

Dla tego wzmacniacz o mocy 100W przy obciążeniu 8Ω powinien zapewnić  $V_{u_{eff}} \geq 5.5V/\mu\text{sek}$ . Otrzymana wartość gwarantuje solidną "rezervę wytrzymałości" prędkości narastania, tak jak ono odpowiada reżimowi maksymalnej mocy wyjściowej na najwyższej częstotliwości pasma dźwiękowego, a spektralna gęstość samych "szczytów", rzeczywistych sygnałów dźwiękowych na częstotliwości 20kHz jest o 10dB mniejsza niż w obszarze średnich częstotliwości.

Wspomniane wyżej filtry m.c.z. i gątką korekcji wyprzedzania obwodu ujemnego sprzężenia zwrotnego zapobiegają pojawieniu się dynamicznych zniekształceń w tym przypadku, jeżeli w widmie sygnału okazały się przypadki składowe o częstotliwości kilkadziesiąt kHz, a także pojedynczych MHz. Przy impulsowym charakterze sygnałów pasywnych filtr m.c.z. zapewnia zmniejszenie prędkości zmian sygnału na wejściu wzmacniacza, do wartości odpowiadającej warunkowi  $V_u \leq 3U_{mfc}$ , gdzie  $f_c$  - częstotliwość obcięcia filtra m.c.z., a obwód korekcji wyprzedzania kompensuje opóźnienie

sygnału pętli ujemnego sprzężenia zwrotnego, uwarunkowane skończoną szerokością pasma wzmacnienia wzmacniacza przy otwartej pętli ujemnego sprzężenia zwrotnego.

*mgr inż. Zbigniew Pędzik*

*Opracowano na podstawie:  
Radio 5/89*

## Przełącznik z dodatkową funkcją powtarzania (auto repeat)

Typowy przełącznik monostabilny (chwilowy) włączony w obwód klasycznego generatora wykorzystującego historię bramki logicznej tworzy prosty układ mogący sterować punktem świetlnym (podziomem) w słupku LED-ów - Rys.1. Każdorazowe przytoczenie i zwolnienie generuje pojedynczy impuls na wyjściu, przesuwając punkt świetlny. Przytrzymanie przycisku dłużej niż określony układowo czas opóźnienia przed uruchomieniem funkcji auto-repeat (powtarzania) spowoduje generację impulsów do momentu zwolnienia przycisku - wykres czasowy na Rys.1. Jeśli SW1 jest otwarty wówczas wejście bramki ustawi się w stan wysoki, po naciśnięciu się kondensatora C2 przez rezystor R3. Na wejściu bramki będzie zatem stan niski i kondensator C1 będzie rozładowywany przez R2 i R1 - rezystory sprzężenia zwrotnego. Jeżeli zamknijemy przełącznik SW1 wówczas natychmiastowo układ generuje impuls na wyjściu i staje się klasycznym oscylatorem na bramce z historią. Impulsy na wyjściu będą niesymetryczne dzięki różnym stałym czasowym ładowania i rozładowywania kondensatorów C1, C2. Opóźnienie, po którym wzbija się funkcja auto-repeat generowania impulsów określa się jako DBRT (ang. Delay-Before-Repeat-Time). DBRT spowodowane jest opóźnieniem, koniecznym dla wystartowania oscylacji w układzie. Opóźnienie dla wystartowania oscylacji układu (ang. start-up time of the oscillator) jest czasem dłuższym niż okres oscylacji pracującego generatora. W pierwszym momencie po zamknięciu przełącznika SW1, kondensator C1 ładowany jest od poziomu zera do górnego poziomu przełączania bramki z historią, natomiast w kolejnym cyklu (gdy SW1 jest nadal zamknięty) kondensator C1 rozładowywany będzie do dolnego

poziomu przełączania bramki i po przełączeniu stanu wyjścia bramki, kondensator C1 będzie się ładował jednak już od poziomu wyższego od poziomu zera - od dolnego poziomu przełączania bramki z historią, stąd też kolejne cykle oscylatora będą krótsze od cyklu startowego (który jest właśnie DBRT - Rys.1). Okres impulsów powtarzania (T na Rys.1) określany jest wyrażeniem

$$T = (R1+R2) \times C1 + C2 \times (\text{histereza bramki} / \text{napięcie zasilania})$$

i wynosi około 0.15[s]. Typowa wartość histerezy bramki 74HCT14 wynosi 1[V]. Typowy czas DBRT określany jest na podstawie wyrażenia:

$$DBRT = 0.7 T \times (\text{górny poziom przełączania bramki} / \text{histereza bramki})$$

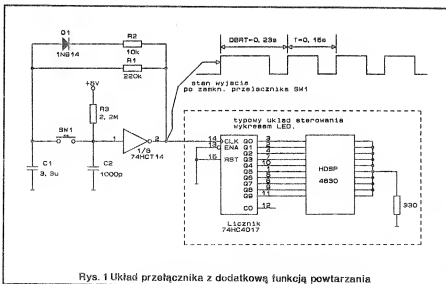
i wynosi około 0.23[s]. Typowa wartość górnego poziomu przełączania bramki 74HCT14 wynosi 2.3[V].

Stała czasowa R3C2 razem z historią bramki zapobiega zakłóceniom na wyjściu w przypadku niepożąda-

nym drgań przełącznika SW1 przy przełączaniu. Rezystor R2 i dioda D1 (UWAGA! R2-R1) powodują, że rozładowanie kondensatora C1 jest szybsze gdy przełącznik SW1 jest zwalniany. Powoduje to, że możliwe jest wielokrotne wygenerowanie impulsów na wyjściu (szybciej niż podczas działania funkcji auto-repeat, przy ciągłym zamknięciu przełącznika SW1) bez opóźnienia DBRT - impulsowanie z ręki. Jedynym wymaganiem w tym wypadku, aby R1-R3 dla zabezpieczenia oscylacji generatora. Typowy układ sterowania wykresem LED pokazano na Rys.1. Układ ten wykorzystuje 74HC4017 i HDSP4830.

*mgr inż. Aleksander Rode*

*Opracowano na podstawie:  
ED 20/89*



Rys. 1 Układ przełącznika z dodatkową funkcją powtarzania

# Projektujemy zasilacz stabilizowany 13.8V/10A

Postawmy przed sobą zadanie za-projektowania zasilacza np. do cb ra-dio o parametrach podanych w tytule. Pierwszą sprawą, którą musimy roz-strzygnąć, to wybór układu scalonego. Dlaczego układ scalony? Argumentów jest dużo począwszy od niezawodności i prostoty za projektowania poprzez do-bra parametry użytkowe itd. Proponuję układ  $\mu$ A723 opracowany przez kon-struktorów firmy Fairchild w ro-ku 1968. Dlaczego układ, który liczy sobie bez mała ćwierć wieku? Układ  $\mu$ A723 jest wysokiej klasy stabilizato-rem napięcia statego, a fakt, że tak długo utrzymuje się na szybko zmienia-jącym się rynku elektronicznym jest doskonałą rekwizytą. Innymi argumen-tami przemawiającymi za wyborem są jego taniść i powszechność.

Schemat ideowy naszego zasilacza przedstawia Rys.1. Zakładam, że Czy-telniku stał wybrany układ scalony, opi-sany w licznej literaturze np.(1). Wobec faktu, że napięcie wyjściowe projekto-wanego zasilacza jest większe od na-pięcia odniesienia układu scalonego, które wynosi 7.15V, musi zamknąć ob-wód ujemnego sprzężenia zwrotnego poprzez dzielnik. Nasz dzielnik składa się z oporników R4 i R5. Przyjmujemy, że przez dzielnik popłynie prąd ok. 2mA. Wówczas R5 obliczamy dzieląc wartość napięcia odniesienia przez prąd dzielnika. Wybieramy najbliższą dogodną wartość opornika R5 rów-ną 3.3 k $\Omega$ . Opornik R4 obliczymy ze wzoru

$$R4 = (U_o - U_z) \times R5 / U_z,$$

gdzie  $U_o$  - napięcie wyjściowe za-silacza,  $U_z$  - wartość napięcia odnie-sienia.

W naszym przypadku  $R4 = 3$  k $\Omega$ . Przy dokładnym doborze wartości na-pięcia wyjściowego jeden z oporników należy skorygować z uwagi na stosun-kowo duży rozrzut napięcia  $U_z$  (6.8V do 7.5V) oraz tolerancję użytych oporników. Obliczenie mocy oporników po-zostawiam Czytelnikowi.

W zasilaczu zastosujemy układ ograniczenia prądowego, który będzie współpracował z układem redukcji prądu przy przekroczeniu przez radiator tranzystora szeregowego określonej temperatury. Takie rozwiązanie jest bezpieczne z uwagi na brak przebiecia wtórnego w tranzystorach typu MOS-FET, co jest związane z ujemnym tem-peraturowym współczynnikiem prądu drenu (lub co wychodzi na jedno, do-datnim współczynnikiem temperatu-rowym oporności dren-źródła). Dlatego wybrałem ten typ ograniczenia prądo-

wego a nie redukcję prądu wyjściowe-go? Dwu lub trzykrotna redukcja prądu pociąga za sobą konieczność wydzie-lenia na rezystorze ograniczającym znacznej mocy. Np. przy prądzie ogra-niczonym do 3A należy zastosować opór 0.22 $\Omega$ . Na takim oporze przy prą-dzie 10A wydzielą się moc 22W. W na-szym przypadku obliczamy opór ogra-niczający prąd z zależności  $R3 = 0.6V / I$  gdzie 0.6V - napięcie baza-emiter tranzystora ograniczającego (w ukła-dzie skalonym),  $I$  - wartość prądu, przy którym nastąpi ograniczenie. Dla prądu 10A  $R3 = 0.06\Omega$ , a moc wydzielona na rezystorze 6W. Obliczoną opor-ność złożymy z dwóch równoległe po-łączonych oporników RDO-5W-0.12 $\Omega$ .

Układ ograniczenia prądu, jak już wspomnieliśmy, ma współpracować z układem redukującym prąd wyjściowy stabilizatora (zarazem moc wydzielaną na tranzystorze) po przekroczeniu określonej temperatury radiatora, do którego jest przymocowany tranzystor (lub tranzystory). Układ redukcji prądu składa się z termistora R2 za-mocowanego w pobliżu tranzystora, który wraz z opornikiem R6 tworzy dzielnik napięcia, oraz tranzystora Q2. Dzielnik zasilany jest ze źródła na-pięcia odniesienia stabilizatora. Przyrost temperatury radiatora (równocześnie termistora) powoduje spadek oporno-sci termistora z uwagi na jego ujemny termiczny współczynnik oporności. Gdy na oporniku R6 spadek napięcia przekroczy 0.6V tranzystor Q2 prze-jdzie do stanu nasycenia. Wobec po-łączenia kolektora tranzystora Q2 z wy-sięciem wzmacniacza układu scalonego, nastąpi redukcja prądu wyjściowego stabilizatora. Obliczmy temperaturę ja-ką musiaby osiągnąć termistor, aby przeciążyć źródło napięcia odniesie-nia. Wydzielone prądowe źródła wynosi 15mA. Oporność termistora zmienia się w funkcji temperatury zgodnie z zale-żnością (praca [2])

$$R_T = R_{25} \cdot e^{\frac{1}{B} \left( \frac{1}{T} - \frac{1}{298.15} \right)}$$

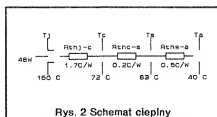
gdzie  $R_T$  - oporność termistora w temperaturze  $T$ ,  $R_{25}$  - oporność termis-tora w temperaturze 25°C,  $e$  - zasada logarytmu naturalnego równa 2.718...,  $B$  - stała materiałowa termistora,  $T$  - temperatura radiatora w °K.

Przebieżenie źródła napięcia od-niesienia nastąpi gdy oporność termis-tora osiągnie wartość około 500 $\Omega$ , a temperatura 236°C. Dobierając war-tość R6, ustalamy temperaturę, przy której nastąpi wyłączenie prądu. Gdy termistor osiągnie temperaturę 63°C jego oporność przybierze war-tość 23.5k $\Omega$ . Wartość opornika R6 można obliczyć ze wzoru

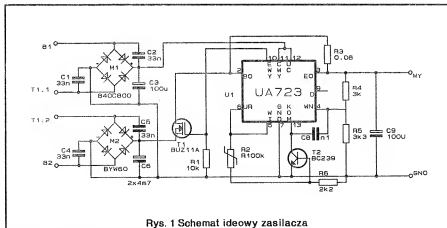
$$R6 = 0.09 \cdot R_T.$$

Dla temperatury 63°C  $R6 = 2.1k\Omega$ , najbliższą wartość w szeregu E24 wy-nosi 2.2k $\Omega$ .

Jako tranzystor szeregowy propo-nuję tranzystor polowy z izolowaną bramką z kanałem wzbogaconym typu n. Jest to tranzystor popularnie okre-słany skrótem MOSFET (lub SIPMOS dla tranzystorów firmy Siemens). Dla-czego ten właśnie typ tranzystora? Jeden argument już wymieniliśmy: brak efektu przebiecia wtórnego, z tym zwią-zana jest łatwość łączenia równoległo-go (nie trzeba oporników wyrównaw-czych w źródle tranzystorów, na-tomiast producenci zalecają brankę każdego tranzystora łącząc ze źró-dłem sygnału przez opór o wartości 4.7 $\Omega$  do 200 $\Omega$ ), drugim jest sterowanie o znikomym poborze prądu. Pewną nie-



Rys. 2 Schemat cieplny



Rys. 1 Schemat ideowy zasilacza



dogodnością jest konieczność sterowania bramki względem źródła napięciem o wartości kilku volt. Na koniec określiliśmy dopuszczalną moc wydzielaną na tranzystorze. Dla tranzystora BUZ11A oporność termiczna wynosi  $R_{th-c} = 1.7^{\circ}\text{C/W}$ . Do obliczeń przyjmujemy oporność termiczną obudowa tranzystora radiator  $R_{th-s} = 0.2^{\circ}\text{C/W}$  (w przypadku stosowania smaru silikonowego), oporność termiczną radiator otoczenie  $R_{th-a} = 0.5^{\circ}\text{C/W}$ , maksymalną temperaturę otoczenia  $40^{\circ}\text{C}$ . Dopuszczalną moc wydzieloną na tranzystorze obliczamy ze wzoru

$$P = (T_j - T_a) / (R_{th-j-c} + R_{th-s} + R_{th-a}),$$

gdzie  $T_j$  - dopuszczalna temperatura złącza tranzystora dla obranego tranzystora wynosi  $150^{\circ}\text{C}$ ,  $T_a$  - temperatura otoczenia, którą przyjmujemy równą  $40^{\circ}\text{C}$ . Dla tych warunków obliczona moc wynosi 46W. Jest sprawą zrozumiałą, że wcześniej obliczyłem moc jaką wydzieli się na tranzystorze z iloczynu prądu obciążenia i napięcia wejściowego a później dobrałem radiator. Dopuszczalna moc na tranzystorze, którą obliczyliśmy, pomocna jest do zobrazowania rozkładu temperatur przy przepływie mocy od złącza tranzystora do otoczenia. Jest to koniecz-

ne do ustalenia temperatury zadziałania układu wyłączającego prąd. Przyrost temperatury na oporności termicznej obliczamy mnożąc oporność termiczną przez moc przepływającą (rozpraszającą) przez tę oporność. Wynik obliczeń obrazuje Rys.2. Dobór pozostałych elementów tj. prostowników pozostawiam docieklivości Czytelnika informując, że napięcie pomocnicze, zasilające układ scalony, winno być wyższe od napięcia wyjściowego o około 8 do 10V.

Dlaczego nie zaproponowałem zasilacza impulsowego?. Głównie z dwóch powodów: skomplikowania układu oraz kłopotów związanych z generowanymi zakłóceniami. Zasilacz opracowano w specjalistycznej firmie LABEL.

## Spis elementów

Układ scalony  $\mu\text{A723}$  - 1szt./U  
Mostek prostowniczy B40C800 - 1szt./M1  
Mostek prostowniczy BYW60 - 1szt./M2  
Tranzystor SIPMOS BUZ71A - 1szt./Q1  
Tranzystor BC238 - 1szt./Q2  
Kondensator KFP 100nF/500V - 1szt./C8  
Kondensator KFP1-2F 33nF/63V - 4szt./C1, C2, C4, C5

Kondensator elektrolityczny 04/U  
100 $\mu\text{F}/40\text{V}$  - 2szt./C3, C9  
Kondensator elektrolityczny 61/L  
4700 $\mu\text{F}/40\text{V}$  - 2szt./C6  
Rezystor RDO 5W 0.12 $\Omega$  5% - 2szt./R3  
Rezystor RWW 0.25W 2.2k $\Omega$  5% - 1szt./R6  
Rezystor RWW 0.25W 3k $\Omega$  5% - 1szt./R4  
Rezystor RWW 0.25W 3.3k $\Omega$  5% - 1szt./R5  
Rezystor RWW 0.25W 10k $\Omega$  5% - 1szt./R1  
Termistor NTC 211 100k $\Omega$  - 1szt./R2

inż. Andrzej Dębski

## Literatura:

[1] A. Borkowski: Układy scalone w stabilizatorach napięcia stałego. WNT Warszawa 1985.

[2] A. Świt, J. Pułtorak: Przyrządy półprzewodnikowe WNT Warszawa 1976.

# Popularny 8-Bitowy Przetwornik C/A DAC 0808 (odpowiednik MC1408, MC1508)

## Właściwości

- max błąd nieliniowości 0.19% FS
- czas przetwarzania typ 150ns
- niezanegowane wejścia cyfrowe zgodne z układami ECL, TTL, CMOS, PMOS
- duża szybkość narastania prądu wyjściowego 8mA/ $\mu\text{s}$
- szeroki zakres temperatur (-55°C +125°C)
- standardowy zakres napięć zasilających +5V, -5V do -15V

## Typowe zastosowanie

- w układach przetwarzania A/C
- w układach syntezy napięciowej
- w układach cyfryzacji i dekodowania sygnałów AUDIO
- w układach programowanych źródeł odniesienia
- w układach cyfrowych sumatorów i układów odejmujących
- w układach kompresji dynamiki mowy
- w układach sterowania silnikami krokowymi

Parametry elektryczne ( $V_{CC}=+5\text{V}$ ,  $V_{EE}=-15\text{V}$ ,  $V_{REF}/R_{14}=2\text{mA}$ ,  $T=25^{\circ}\text{C}$ )

Parametr	Symbol	MIN	TYP	MAX	Jedn.
Czas przetwarzania	$t_p$		150		ns
Czas propagacji	$t_{PH}$ , $t_{PL}$		30		ns
Dryf temperaturowy	$T_{DO}$		-20		PPM/°C
Poziom wejść cyfrowych wysoki poziom "1" niski poziom "0"	$V_{IH}$ $V_{IL}$	2.0		0.8	V V
Prąd wyjściowy wejść cyfrowych $V_{IH}=5\text{V}$ $V_{IL}=0.8\text{V}$	$I_{IH}$ $I_{IL}$	0 -0.4	0.04 -0.8		mA mA
Zakres prądu wyjściowego, $V_{IH}=5.0\text{V}$ $V_{EE}=-15\text{V}$	$I_{OH}$ $I_{OL}$	0 0	2 2	2.1 4.2	mA mA
Prąd wyjściowy $V_{REF}=2\text{V}$ , $R_{14}=1\text{k}\Omega$	$I_O$	1.9	1.99	2.1	mA
Prąd wyjściowy (wszystkie wejścia "0")	$I_{OSUM}$		0	4.0	$\mu\text{A}$
Prąd zasilający (bity wejściowe w stanie niskim)	$I_{CC}$ $I_{EE}$		+13.5 -7.6	+22 -13	mA mA
Zakres napięć zasilających	$V_{CC}$ $V_{EE}$	+4.5 -4.5	+6.0 -15	+6.5 -15.5	V V
Pobór mocy (bity wej. - low) $V_{IH}=5.0\text{V}$ $V_{EE}=-15.0\text{V}$	$P_D$ $P_S$		105 190	170 305	mW mW
Pobór mocy (bity wej. - high) $V_{IH}=5.0\text{V}$ $V_{EE}=-15.0\text{V}$	$P_D$ $P_S$		90 160		mW mW



Rys.1. Charakterystyka przetwarzania D/A DAC 0808

## Opis ogólny

Układ DAC 0808 jest 8-bitowym monostabilnym przetwornikiem cyfrowo-analogowym o czasie ustalania nie przekraczającym 150ns i małym poborze mocy. Dokładność względna przetwornika lepsza niż  $\pm 0,19\%$  gwarantuje monotoniczność i liniowość charakterystyki przetwarzania C/A (patrz Rys.1). Prąd wyjściowy odpowiadający stanowi logicznemu 0 na wszystkich wejściach cyfrowych jest mniejszy niż  $4\mu A$ , co zapewnia wymaganą dokładność zera jeśli tylko  $I_{REF} = I_{LSB} \approx 2mA$ . Duża wszechstronność współpracy z układami TTL, CMOS, ECL oraz mała liczba dodatkowych elementów w aplikacji przetwornika sprawia, że jest on chętnie stosowany w najróżniejszych urządzeniach i układach analogowych i cyfrowych.

Uproszczony schemat przetwornika C/A DAC 0808 przedstawiono na Rys.3. Konstrukcja układu jest typowa dla przetworników C/A pracujących z przełączeniem prądów i drabinką rezystancyjną R-2R. Prąd wyjściowy jest łącznym wartości słowa cyfrowego i wejściowego prądu odniesienia

$$I_{out} = V_{REF}/R_{LSB}$$

Prąd odniesienia może mieć wartość ustaloną lub zmieniać się od 0mA do 4mA. Prąd pełnego zakresu  $I_{FS}$  jest liniową funkcją prądu odniesienia  $I_{REF}$ , zgodnie z zależnością

$$I_{FS} = I_{REF} \cdot 255/256 \cdot I_{LSB}$$

W ogólnym przypadku prąd wyjściowy przetwornika C/A DAC 0808 wyraża się zależnością:

$$I_{out} = k \cdot (A_1/2 + A_2/4 + A_3/8 + A_4/16 + A_5/32 + A_6/64 + A_7/128 + A_8/256)$$

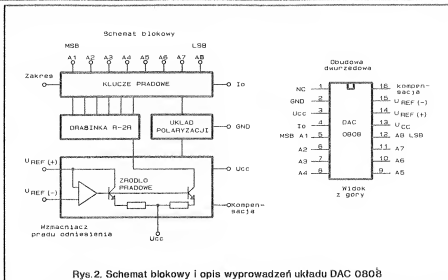
gdzie:  $k = V_{REF}/R_{LSB}$

$A_1$  - bit MSB

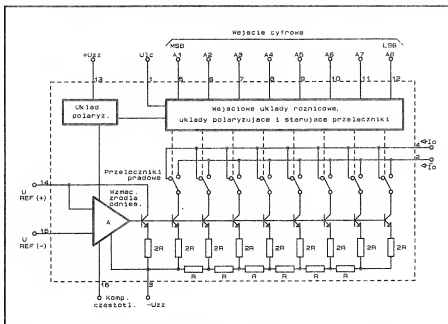
$A_2, A_3, A_4, A_5, A_6, A_7$  - kolejne bity słowa cyfrowego

$A_8$  - bit LSB

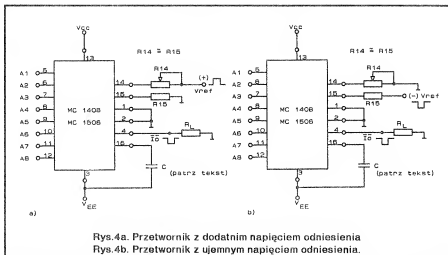
Jak już wspomniano prąd odniesienia  $I_{REF}$  może być dobrany z przedziału od 0 do 4mA. W większości zastosowań  $I_{REF} \approx 2mA$ . Regulację prądu odniesienia umożliwia rezystor suwakowy dołączony do wejścia wzmacniacza źródła odniesienia. (Rys.3). Źródło napięcia odniesienia może mieć dowolną pola-



Rys.2. Schemat blokowy i opis wyprowadzeń układu DAC 0808



Rys.3. Uproszczony schemat 8-bitowego przetwornika C/A DAC 0808



Rys.4a. Przetwornik z dodatnim napięciem odniesienia  
Rys.4b. Przetwornik z ujemnym napięciem odniesienia

ryzując. Sposób dołączenia do przetwornika źródła napięcia odniesienia o polaryzacji dodatniej i ujemnej przedstawiono na Rys.4.

Ujemne napięcie odniesienia może być podłączone przez rezystor  $R_{LSB}$  (sytuacja z Rys.4b) do przetwornika jeśli

jego wartość nie przekracza napięcia  $V_{EE} - 3V$ . W celu eliminacji niekorzystnego wpływu dryfu temperaturowego na dokładność przetwarzania rezystor  $R_{LSB}$  Kondensator C z Rys.4 podłączony między  $V_{EE}$  a wyprowadzeniem 16 spełnia funkcję kondensatora

kompensującego. Dla rezystora  $R_4$  o wartości 1; 2,5 i 5kΩ minimalna war-

tość kondensatora C to odpowiednio 15; 37 i 75pF.

## Praktyczne układy wykorzystujące przetwornik 8-bitowy DAC 0808 (na schematach oznaczony jako MC 1408 lub MC 1508)

**1)** Typowy przetwornik C/A ogólnego zastosowania (rys. 5)

Do wejść A1..A8 dotychczas wejściowe słowo cyfrowe. Rezystorem  $R_4$  ustalamy  $I_{14}=2mA$ . Dołączony wzmacniacz operacyjny spełnia funkcję konwertera prąd-napięcie. Napięcie wyjściowe wzmacniacza operacyjnego wynosi więc

$$U_{wy}=5k \cdot I_0$$

gdzie:

$$I_0 = I_{14} \cdot (A_1/2 + A_2/4 + \dots + A_8/256)$$

dla ustalonego prądu odniesienia  $I_{14}=2mA$  otrzymujemy

$$U_{wy}=5k \cdot 2mA \cdot (A_1/2 + \dots + A_8/256) =$$

$$= 10V \cdot (A_1/2 + \dots + A_8/256)$$

Podając na wejście słowo cyfrowe od 00000000 do 11111111 otrzymamy skokową zmianę napięcia od 0V do  $(255/256) \cdot 10V$

**2)** DAC 0808 w układzie cyfrowo-programowanego współczynnika wzmocnienia lub tłumika sygnału wejściowego  $V_s$  (rys. 6)

Napięcie wyjściowe:

$$V_o = (V_{REF1}/R_{14} + V_s/R_5) \cdot I \cdot R_o$$

Kiedy  $V_s=0V$  to  $I_{14}=2mA$

**3)** Przetwornik C/A DAC 0808 w układzie odejmującym dwa 8-bitowe słowa cyfrowe A i B (wynik analogowy) lub regulowanego tłumika różnicy napięć ( $V_{REF1}$  i  $V_{REF2}$ ) (rys. 7).

$$I_0 = I_{01} - I_{02} = V_{REF1}/R_{14(11)} \cdot (A) - V_{REF2}/R_{14(12)} \cdot (B)$$

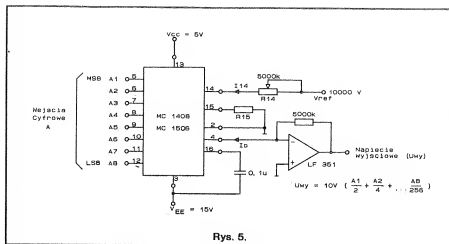
$$\text{Jeżeli: } V_{REF1}/R_{14(11)} = V_{REF2}/R_{14(12)}$$

$$\text{to: } V_o = V_{REF1}/R_{14(11)} \cdot R_o \cdot ((A) - (B))$$

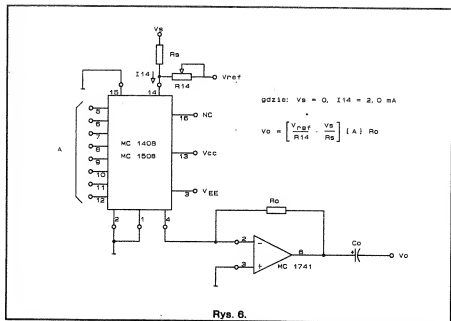
Jeżeli połączymy wejścia cyfrowe A z B otrzymamy:

$$V_o = I \cdot (A) [V_{REF1}/R_{14(11)} - V_{REF2}/R_{14(12)}]$$

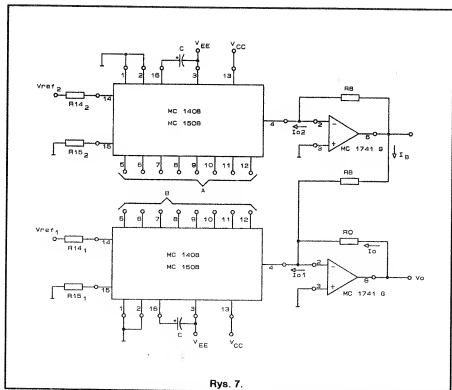
c.d. na następnej stronie



Rys. 5.

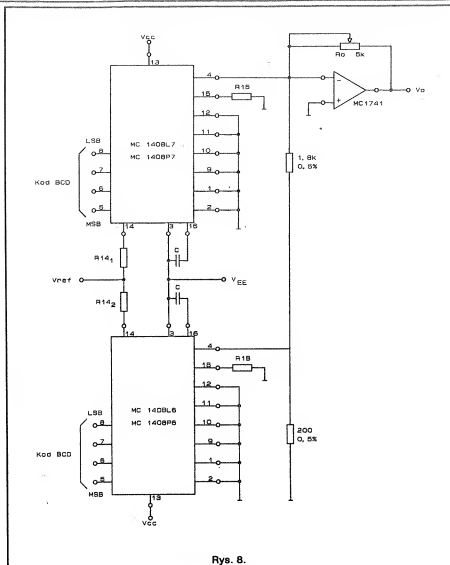


Rys. 6.



Rys. 7.

4) Dysponując dwoma przetwornikami D/A 8-bit, możemy zbudować konwerter 2 cyfr kodu BCD na odpowiadające im wartości napięć analogowych (rys. 8). Należy przy tym dokładnie dobrać rezystancję tak, by uzyskać stosunek starszej cyfry od młodszej jak 10/1.

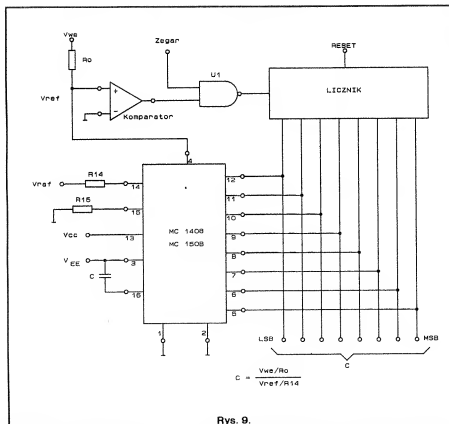


Rys. 8.

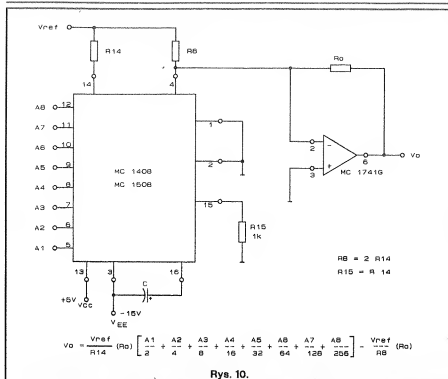
5) Wykorzystanie przetwornika C/A do budowy przetwornika A/D (rys.9).

Należy pamiętać, że przetwarzamy wartość próbkę sygnału analogowego doprowadzonego do wejścia V<sub>in</sub>. 8-bitowy licznik rozpoczyna wraz z taktem zegara zliczanie od zera w górę. Zliczanie odbywa się tak długo aż przetworzone słowo cyfrowe na sygnał analogowy zrówna się z wartością mierzonej próbki. Wówczas na wyjściu komparatora pojawi się stan niski, który z kolei zablokuje CLOCK (na wyjściu NAND U1 stan wysoki). Stan C na wyjściu licznika będzie cyfrową wartością mierzonej (przetwarzanej) próbki analogowego sygnału V<sub>in</sub>.

c.d na str.17



Rys. 9.



6) Przetwornik C/A w układzie umożliwiający otrzymanie wyjściowego napięcia o polaryzacji dodatniej i ujemnej lub napięcia ujemnego.

Zmienną polaryzację napięcia wyjściowego otrzymujemy podając na wejście przetwornika odpowiednie słowo cyfrowe. Jeżeli  $R8=2R14$  więc:

$$V_0 = V_{ref} / R_{14} * R_0 (A_1/2 + \dots + A_8/256) - V_{ref} / 2R_{14} * R_0$$

Po dalszych przekształceniach:

$$V_0 = V_{ref} / 2R_{14} * R_0 (2 * |A| - 1)$$

Jeżeli wyjściowe słowo kodowe zawierać się będzie w przedziale 00(Hex) do 80(Hex) napięcie wyjściowe będzie miało polaryzację ujemną (znak w nawiasie ujemny). Dla słowa wejściowego 80(Hex) np. wyjściowe będzie równe 0. Dla słowa wejściowego w przedziale 80(Hex) do FF(Hex) polaryzacja napięcia wyjściowego będzie dodatnia.

mgr inż. Dariusz Biełkowski

## Filtry małej częstotliwości

Dla amatorów krótkofalarstwa, radiodiodników z reguły posiadają zbyt dużą szerokość pasma. Również ze względu na czułość, często słabe sygnały są zagłuszane przez szumy. Także i silne sygnały SSB i CW są nieraz zakłócone i utrudniają życie amatorom, gdyż informacja nie może być dobrze odbierana. Przy tym również gwizd interferencyjny nie jest całkowicie tłumiony. W celu zmniejszenia tych trudności niżej będą przedstawione propozycje dodatkowych filtrów m.c.z.

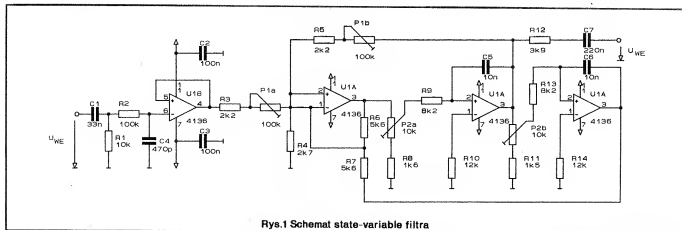
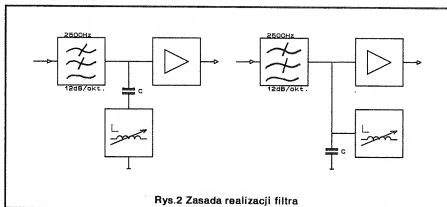
### State - Variable filter

Na Rys.1 pokazany jest schemat aktywnego filtra RC, w którym są regulowane: średnia częstotliwość oraz szerokość pasma.

Obwód wejściowy tworzony jest przez rezystory R1, R2 i kondensatory C1 i C4. Szerokość pasma znajduje się

między 500Hz i 3.4kHz. Układ US1 działa jako stopień buforowy. Filtr jest zrealizowany na układach US2 + US4. Dobroć regulowana jest przy pomocy rezystora P1. Rezystorem P2 można można zmieniać średnią częstotliwość pomiędzy 200Hz i 2kHz. W układzie mogą być stosowane inne typy wzma-

niaczy operacyjnych. Temperaturowa stabilizacja punktu pracy nie jest tutaj wymagana. Rezystor R12 określa głośność i może również służyć do dopasowywania słuchawk.



## Aktywny filtr CW-NOTCH

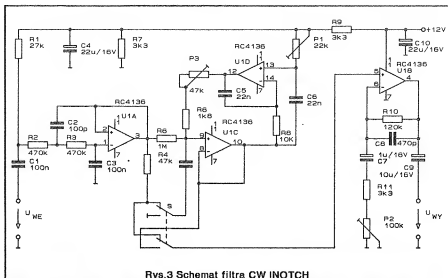
Rys.2 przedstawia zasadę realizacji filtrów: blokującego pasmo (z lewej strony) oraz przepuszczającego pasmo (z prawej strony). Dla pierwszego rodzaju pracy filtra są tłumione częstotliwości intermodulacyjne lub zakłócenia - CW (Notch-filtr), a w drugiego rodzaju pracy są przenoszone sygnały telegraficzne. Różnica polega na wstawieniu elementów L i C.

Na Rys.3 pokazana jest praktyczna realizacja filtra. Jako aktywne komponenty są zastosowane wzmacniacze operacyjne US2 i US3. Układ US1 służy do tłumienia bardzo wysokich częstotliwości zakłóceń. Stopień wyjściowy na US4, jest strojony przez P3. Przy pomocy P2 ustawiana jest głośność. Średnia częstotliwość jest regulowana

między 300Hz i 4kHz przy pomocy P3.

Opracowano na podstawie:  
FUNKAMATEUR 8/90

mgr inż. Zbigniew Pędzik



Rys.3 Schemat filtra CW INOTCH

## Lista rozkazów mikrokomputerów serii MCS-48

1. ADD A, # n:  $A \leftarrow A + M(PC + 1)$

0 0 0 0 0 1 1  
n

dodaj drugi bajt rozkazu do zawartości akumulatora

CY AC

↓ ↓

2. ADD A, R:  $A \leftarrow A + R$

0 1 1 0 1 X X X

dodaj zawartość rejestru R do akumulatora

CY AC

↓ ↓

3. ADD A, @R:  $A \leftarrow A + M(R)$

0 1 1 0 0 0 0 Y

dodaj zawartość komórki pamięci wskazanej przez rejestr R do akumulatora

CY AC

↓ ↓

4. ADDC A, # n:  $A \leftarrow A + M(PC + 1) + CY$

0 0 0 1 0 0 1 1  
n

dodaj z przeniesieniem

CY AC

↓ ↓

5. ADDC A, R:  $A \leftarrow A + R + CY$

0 1 1 1 X X X X

dodaj z przeniesieniem

CY AC

↓ ↓

6. ADDC A, @R:  $A \leftarrow A + M(R) + CY$

0 1 1 1 0 0 0 Y

dodaj z przeniesieniem

CY AC

↓ ↓

7. ANL A, # n:  $A \leftarrow A \wedge M(PC + 1)$

0 1 0 1 0 0 1 1  
n

połącz logicznie zawartość akumulatora i drugi bajt rozkazu

11. ANL P, # n:  $P \leftarrow P \wedge M(PC + 1)$

1 0 0 1 1 0 X X  
n

połącz logicznie zawartość portu P i drugi bajt rozkazu

12. ANLD EP, A:  $EP \leftarrow EP \wedge A \cdot 3 + 0$

1 0 0 1 1 1 P P

połącz logicznie zawartość portu EP i młodszy półbajt akumulatora

13. CALL a:  $M(SP) \leftarrow PSW \cdot 7 + 4 + OPC$ ; przejdź do podprogramu SP + SP + 1, PC + 1 + 0 + PC;  $PC \leftarrow PC$  bezwarunkowo; na stos +11: OM (PC) + 7 + 6 + OM (PC + 1)

wysyłana jest zawartość licznika rozkazów (stos +11 + 0 + PC) i cztery starsze bity słowa stanu (stos +15 + 12 + PSW + 7 + 4) i wskaźnik stosu jest zwiększony o 1; do licznika rozkazów wpisywany jest 11-bitowy adres podprogramu, przy czym bit dwunasty PC nie ulega zmianie - skok do podprogramu odbywa się w danym bloku pamięci o pojemności 2KB

0 0 0 0 0 1 0 1 0 0  
a<sub>7</sub> a<sub>6</sub> a<sub>5</sub> a<sub>4</sub> a<sub>3</sub> a<sub>2</sub> a<sub>1</sub> a<sub>0</sub>

8. ANL A, R:  $A \leftarrow A \wedge R$

0 1 0 1 X X X X

połącz logicznie akumulator i zawartość rejestru R

9. ANL A, @R:  $A \leftarrow A \wedge M(R)$

0 1 0 1 0 0 0 Y

połącz logicznie akumulator i zawartość komórki pamięci wskazanej przez rejestr R

10. ANL BUS, # n:  $BUS \leftarrow BUS \wedge M(PC + 1)$

1 0 0 1 1 0 0 0  
n

połącz logicznie zawartość portu PO i drugi bajt rozkazu

14. CLR A:  $A \leftarrow 0$

0 0 1 0 0 1 1 1

zetrzy akumulator

15. CLR C:  $CY \leftarrow 0$

1 0 0 1 0 1 1 1

zetrzy bit przeniesienia

16. CLR FO:  $FO \leftarrow 0$

1 0 0 0 0 1 0 1

zetrzy bit FO

17. CLR FI:  $FI \leftarrow 0$

1 0 1 0 0 1 0 1

zetrzy bit FI

18. CPL A:  $A \leftarrow \bar{A}$

0 0 1 1 0 1 1 1

zaneguj akumulator

19. CPL C:	CY + CY:	zaniegaj bit przeniesienia
<div>10100111</div>		
20. CPL F0:	F0 + F0:	zaniegaj bit F0
<div>10010101</div>		
21. CPL F1:	F1 + F1:	zaniegaj bit F1
<div>10110101</div>		
22. DAA:		korekta dziesiętna
<div>01010111</div>		
23. DEC A:	A + A - 1:	zmniejsz akumulator o 1
<div>00000111</div>		
24. DEC R:	R + R - 1:	zmniejsz rejestr R o 1
<div>11001XXX</div>		
25. DJNZ R, a8:	R + R - 1; R/0 to PC + 7 + 0 + M (PC + 1)	skocz, gdy zawartość rejestru R nie równa się zeru; zmniejszenie zawartości rejestru 01; gdy R/0, do młodszego bajtu licznika programu wpisany zostaje 8-bitowy adres a
<div>11101XXX</div>		
26. DIS I:		zablokuj przerwanie zewnętrzne
<div>00010101</div>		
27. DIS TCNT1:		zablokuj przerwanie wewnętrzne
<div>00110101</div>		
28. EN I:		odblokuj przerwanie zewnętrzne
<div>00000101</div>		
29. EN TCNT1:		odblokuj przerwanie wewnętrzne
<div>00100101</div>		
30. ENTO CLK:		podaj CLK na wyprowadzenie TO
<div>01110101</div>		
31. IN A, P:	A + P:	prześlij zawartość portu P do akumulatora
<div>000010XX</div>		
32. INS A, BUS:	A + BUS:	prześlij zawartość portu PO do akumulatora
<div>00001000</div>		
33. INC A:	A + A + 1:	zwiększ akumulator
<div>00010111</div>		
34. INC R:	R + R + 1:	zwiększ rejestr R
<div>00011XXX</div>		
35. INC R:	M (R') + M (R') + 1:	zwiększ zawartość komórki pamięci wskazanej przez rejestr R'
<div>0001000Y</div>		
36. JBI a8:	A (BI) + 1 to PC + 7 + 0 + M (PC + 1) A (BI) + 0 to PC + PC + 2:	skocz, gdy 1-ty bit akumulatora jest równy 1; wówczas do licznika rozkazów wpisywany jest drugi bajt rozkazu (skok odbywa się w ramach 256B strony bieżącej)
<div>00010000</div>		
37. JC a8:	CY + 1 to PC + 7 + 0 + M (PC + 1) CY + 0 to PC + PC + 2:	skocz, gdy CY = 1;
<div>11110110</div>		

38. JFO a8:	F0 + 1, to PC + 7 + 0 + M (PC + 1) F0 + 0, to PC + PC + 2:	skocz, gdy F0 = 1
<div>10110110</div>		
39. JF1 a8:	F1 + 1 to PC + 7 + 0 + M (PC + 1) F1 + 0 to PC + PC + 2:	skocz, gdy F1 = 1
<div>01110110</div>		
40. JMP a:	PC + 11 + 0 + PC + 11 + 0 M (PC) + 7 + 5 + 0 M (PC + 1); skok bezwarunkowy do adresu a (w ramach jednego bloku 2KB)	
<div>01000110</div>		
41. JMPP @ A:	PC + 7 + 0 + M (A);	skok bezwarunkowy do adresu zawartego w komórce pamięci wskazanej przez akumulator (skok w ramach 256B strony bieżącej)
<div>10110011</div>		
42. JNC a8:	CY + 0 to PC + 7 + 0 + M (PC + 1); skocz, gdy CY = 0 CY + 1 to PC + PC + 2	
<div>11100110</div>		
43. JNI a8:	INT + 0 to PC + 7 + 0 + M (PC + 1); skocz, gdy jest przerwanie zewnętrzne (przy zablokowanym układzie przerwań)	
<div>10000110</div>		
	INT + 1 to PC + PC + 2	
44. JNTO a8:	TO + 0 to PC + 7 + 0 + M (PC + 1); skocz, gdy TO = 0 TO + 1 to PC + PC + 2	
<div>00100110</div>		
45. JNT1 a8:	T1 + 0 to PC + 7 + 0 + M (PC + 1); skocz, gdy T1 = 0 T1 + 1 to PC + PC + 2	
<div>01000110</div>		
46. JNZ a8:	A + 0 to PC + 7 + 0 + M (PC + 1); skocz, gdy akumulator nie równa się zeru A + 0 to PC + PC + 2	
<div>10010110</div>		
47. JTF a8:	TF + 1 to PC + 7 + 0 + M (PC + 1); skocz, gdy wystąpiło przepełnienie licznika (przy zablokowanym układzie przerwań wewnętrznych) TF + 0 to PC + PC + 2	
<div>00010110</div>		
48. JTO a8:	TO + 1 to PC + 7 + 0 + M (PC + 1); skocz, gdy TO = 1 TO + 0 to PC + PC + 2	
<div>00110110</div>		
49. JTI a8:	T1 + 1 to PC + 7 + 0 + M (PC + 1); skocz, gdy T1 = 1 T1 + 0 to PC + PC + 2	
<div>01010110</div>		
50. JZ a8:	A + 0 to PC + 7 + 0 + M (PC + 1); skocz, gdy akumulator równa się zero (wszystkie bity) A + 0 to PC + PC + 2	
<div>11000110</div>		
51. MOV A, R n:	A + M (PC + 1);	prześlij do akumulatora drugi bajt rozkazu (liczbę n)
<div>01010011</div>		

52. MOV A, PSW: A ← PSW:

11000111

53. MOV A, R: A ← R:

11111XXX

54. MOV A, @R: A ← M(R):

1111000Y

55. MOV A, T: A ← T:

01000010

56. MOV PSW, A: PSW ← A:

11010111

57. MOV R, A: R ← A:

10101XXX

58. MOV R, #n: R ← M(PC + 1):

10111XXX

59. MOV @R, A: M(R) ← A:

1010000Y

60. MOV @R, #n: M(R) ← M(PC + 1):

1011000Y

61. MOV T, A: T ← A:

01100010

62. MOVD A, EP: A ← 3 + 0 + EP:

000011PP

63. MOVD EP, A: EP ← A + 3 + 0:

001111PP

64. MOVP A, @A: PC ← 7 + 0 + A:

10100011

65. MOV3 A, @A: PC ← 7 + 0 + A: PC ← 11 + 8 + 3:

11100011

66. MOVX A, @R: A ← M(R):

1000000Y

67. MOVX @R, A: M(R) ← A:

1001000Y

prześlił słowo stanu procesora do akumulatora

prześlił zawrót rejestru R

prześlił zawartość komórki pamięci wskazanej przez rejestr R

odczytał stan licznika

ustaw słówow stanu procesora CY AC

prześlił zawartość akumulatora do rejestru R

prześlił do rejestru R liczbę n

prześlił akumulator do komórki pamięci wskazanej przez rejestr R

prześlił liczbę n do komórki pamięci wskazanej przez rejestr R

ustaw licznik T

odczytał port zewnętrzny EP  
- przesłanie zawartości portu do młodszego półbajtu akumulatora  
- zerowania pozostałych bitów akumulatora

ustaw port EP  
- przesłanie do portu młodszego półbajtu akumulatora

prześlił do akumulatora zawartość komórki pamięci (znajdującej się na stronie błętej) wskazanej przez akumulator

prześlił do akumulatora zawartość komórki pamięci (znajdującej się na stronie trzeciej)

prześlił zawartość komórki pamięci wskazanej przez rejestr R do akumulatora

prześlił zawrót akumulatora do komórki pamięci wskazanej przez rejestr R

68. NOP:

00000000

69. ORL A, #n: A ← A ∨ M(PC + 1):

01000011

70. ORL A, R: A ← A ∨ R:

01001XXX

71. ORL A, @R: A ← A ∨ M(R):

0100000Y

72. ORL BUS, #n: BUS ← BUS ∨ M(PC + 1):

10001000

73. ORL P, #n: P ← P ∨ M(PC + 1):

100010XX

74. ORL EP, A: EP ← EP ∨ A + 3 + 0:

100011PP

75. OUTL BUS, A: BUS ← A:

00000010

76. OUTL P, A: P ← A:

001110XX

77. RET: SP ← SP - 1; PC ← M(SP):

10000011

78. RETR: SP ← SP - 1; PC ← M(SP):

10000011

79. RL A: A ← 7 + 1 + A + 6 + 0 + 0 + 7:

11100111

80. RLC A: CYOA ← 7 + 0 + A + 7 + 0 + 0:

11110111

81. RR A: A ← 7 + 0 + A + 0 + 0 + 7 + 1:

01110111

Nie nie rób

dołącz logicznie zawartość akumulatora i liczbę n

dołącz logicznie zawartość akumulatora i rejestru R

dołącz logicznie zawartość akumulatora i komórki pamięci wskazanej przez rejestr R

dołącz logicznie zawartość portu P0 i liczbę n

dołącz logicznie zawartość portu P1 i liczbę n

dołącz logicznie zawartość portu EP i młodszego półbajtu akumulatora

prześlił zawartość akumulatora do portu P0

prześlił zawartość akumulatora do portu P

powrót z podprogramu baz odwołaniem słowa stanu procesora  
- wskaźnik stanu jest zmniejszany o 1 i zawartość komórki pamięci wskazanej przez wskaźnik stosu jest wpisana do licznika programu (PC ← stos + 1 + 0)  
- oresetowanie sterzącego półbajtu rejestru znaczników jako słowo stanu procesora (PSW ← 7 + 4 + stos + 15 + 12).

powrót z podprogramu z odwołaniem słowa stanu procesora

wskaźnik stosu jest zmniejszany o 1 i zawartość komórki pamięci wskazanej przez wskaźnik stosu jest wpisana do licznika programu (PC ← stos + 1 + 0) oraz do sterzącego półbajtu rejestru znaczników jako słowo stanu procesora (PSW ← 7 + 4 + stos + 15 + 12).

przesuń cyklicznie w lewo zawartość akumulatora

przesuń cyklicznie w lewo akumulator z bitami przeniesienia

przesuń cyklicznie w prawo



82. RRC A: A · 7 + 0 · 0 CY + CY 0 A · 7 + 0 - przesuń cyklicznie w prawo z przesileniem CY

01100111

83. SEL MBQ: PC · 11 + 0:

wyborz blok 0 pamięci programu  
· zeruje dwunasty bit licznika programu

11100101

84. SEL MB1: PC · 11 + 1:

wyborz blok 1 pamięci programu  
· ustawia dwunasty bit licznika programu

11101010

85. SEL RBQ:

wyborz zestaw rejestrów RO + R7

11000101

86. SEL RB1:

wyborz zestaw rejestrów RO' + R7'

11010101

87. STRT T:

włącz układ czasowy

01010101

88. STRT CNT:

włącz licznik

01000101

89. STOP TCNT:

zatrzymaj układ czasowy/licznik

01100101

90. SWAP A: A · 7 + 4 + A · 3 + 0:

zamień miejscami półbajty akumulatora

01000111

91. XCH A, R: A ↔ R:

wymień zawartość akumulatora i rejestru R

0101XXXX

92. XCH A, @ R: A ↔ M (R):

wymień zawartość akumulatora i komórki pamięci wskazanej przez rejestr R

0010000Y

93. XCHD A, @ R: A · 3 + 0 ↔ M (RY) · 3 + 0:

zamień miejscami młodsze półbajty akumulatora i komórki pamięci wskazanej przez rejestr R

0011000Y

94. XRL A, @ n: A ← A ⊕ M (PC + 1):

dodaj modulo 2 zawartość akumulatora i liczbę n

11010011

n

95. XRL A, R: A ← A ⊕ R:

dodaj modulo 2 zawartości akumulatora i rejestru R

11011XXX

96. XRL A, @ R: A ← A ⊕ M (R):

dodaj modulo 2 zawartości akumulatora i komórki pamięci wskazanej przez rejestr R

1101000Y

## OZNACZENIA:

CY - znacznik przeniesienia; CY = 1 gdy w czasie operacji wykonanej przez ALU nastąpiło przeniesienie z najbardziej znaczącego bitu.

AC - znacznik przeniesienia półowokowego; AC = 1 gdy w czasie operacji wykonanej przez ALU nastąpiło przeniesienie z bitu czwartego na piąty.

n - liczba całkowita 8 - bitowa bez znaku.

R - jeden z rejestrów RO...R7 (RO'...R7') o numerze podanym w polu XXX kodu rozkazu, np. XXX = 111 oznacza R7 (R7')

R' - jeden z rejestrów RO, R1 (RO', R1') o numerze podanym w polu Y kodu rozkazu: Y = 0 - RO (RO'), Y = 1 - R1 (R1')

P - port P1, P2 wskazany przez pole XX kodu rozkazu: XX = 01 - P1, XX = 10 - P2

BUS - port PO: XX = 00

EP - jeden z portów zewnętrznych wskazanych przez pole PP kodu rozkazu: PP = 00 - P4, PP = 01 - P5, PP = 10 - P6, PP = 11 - P7.

Bi - i-ty bit akumulatora wskazany przez pole bbb kodu rozkazu: bbb = 000 - bit pierwszy BO, ..., bbb = 111 - bit Osmi B7

← - kłerek przesłania wyniku

↓ - znacznik ustawiony zgodnie z wynikiem działania (brak  
↑ - znacznik bez zmian)

O - symbol połączenia

·bn + bm· - określone bity

mgr inż Robert Krzysztofek

# Działanie ładunku elektrostatycznego na elementy elektroniczne

Nazwa MOS to skrót utworzony z pierwszych liter angielskich słów metal-oxide-semiconductor, czyli metal-tlenek-półprzewodnik. Metal pełni funkcję bramki, a tlenek jest dielektrykiem. Napięcie przebicia warstwy dielektryka bramki w tranzystorach MOS jest rzędu 100V, natomiast rezystancja wejściowa takiego tranzystora jest bardzo duża - rzędu tysiąca gigaomów. W związku z tym bramka jest bardzo wrażliwa na gromadzące się na niej ładunki elektrostatyczne. Układ bramka-półprzewodnik stanowi kondensator. Gromadzenie się na bramce jakiegokolwiek ładunku powoduje wzrost

napięcia na warstwie dielektryka.

Przekroczenie dopuszczalnej wartości tego napięcia powoduje przebicie, a w konsekwencji przetopienie dielektryka z metaliczną branką. Niezabezpieczony tranzystor lub układ scalony, ku naszemu zdziwieniu okazuje się być uszkodzony zanim jeszcze zaczął pracować w jakimkolwiek układzie. Winą za taki stan rzeczy możemy obciążyć jedynie siebie lub niefrasobliwego handlowca. Oczywiście zdarzają się niekiedy buble produkcyjne. Warto wiedzieć, że jesteśmy bardzo podatni na przyjmowanie ładunku

elektrostatycznego (tabela 1).

Aby choć trochę zabezpieczyć układy przed przebiciem producentci stosują na wejściach układy diodowe lub diodowo-rezystorowe (rys.3). Ponadto wewnątrz każdej struktury MOS powstają na granicach obszarów p-n bipolarne elementy pasożytnicze (np. tranzystory). Tworzą one strukturę tyrystorową, włączoną między zaciski zasilania, tak jak na rys.4.

Do uaktywnienia tyrystora wystarczy krótki impuls podany na dowolną z baz. Przy normalnej pracy inwertera nie powstają prądy włączające tyrystora.

tor. Tym niemniej należy mieć na uwadze powstawanie zjawiska tyrystorowego, które w efekcie może doprowadzić do uszkodzenia układu scalonego.

Aby uchronić układy ze strukturami MOS przed zniszczeniem należy transportować je i przechowywać w pojemnikach antyelektrostatycznych, chroniąc je również przed światłem słonecznym, gdyż powoduje ono większy ruch ładunków elektrostatycznych. Wszystkie kontakty układów powinny mieć jednakowy potencjał, dlatego najlepiej wpinać je w miękkie materiały pokryte folią aluminiową. Montażu na płytce drukowanej dokonujemy na samym końcu, gdy znajdują się na niej pozostałe elementy, oczywiście jeszcze przed załączeniem sygnałów sterujących oraz napięć zasilających. Najpierw włączamy zasilanie a potem podajemy sygnały wejściowe. Wejścia niewykorzystane w zależności od funkcji logicznej powinny być podłączone do zasilania lub masy. Niewykorzystane końcówki układów (NC) należy pozostawić niepodłączone. Wszystkie urządzenia z jakich korzystamy muszą być zabezpieczone przed przebiegiem

na masę (podłączamy je do wspólnego kontaktu uzimienia). Ciało operatora uziemiamy łącząc je z masą za pomocą rezystora  $0,5 \cdot 10^6 \Omega$ . Pomocną okaże się na pewno metalowa bransoleta od zegarka. Nie należy korzystać z odzieży wykonanej z włókien syntetycznych. Bezwzględnie należy pracować lutowanicą z uziemionym gołem. Stosując się do tych zaleceń unikniemy przykrych niespodzianek. Przestrożką niech będzie tabela 2.

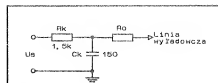
Witold Dąbrowski

#### Literatura:

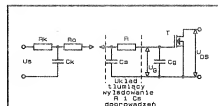
1. P. Gałewski, J. Turczyński: *Układy scalone CMOS. Zalecenia projektowe i użytkowe. Elementy półprzewodnikowe i układy scalone. Zastosowania. Układy cyfrowe.* Warszawa, PIE, 1988, nr4.

2. M. Polowczyk: *Elementy i przyrządy półprzewodnikowe powszechnego zastosowania.* WKŁ, Warszawa, 1986.

3. *Elektrostatische Aufladungen an elektronischen Bauelementen.* Dipl.-Ing. Hartmut Berndt, Radio fernsehen elektronik, 7/87.



Rys.1. Schemat zastępczy człowieka dla gromadzenia ładunku elektrostatycznego  
Rk - rezystancja ciała ludzkiego  
Ck - pojemność ciała  
Ro - rezystancja drogi wydalenia  
Us - napięcie przy zgromadzonym ładunku



Rys.2. Działanie naładowanego człowieka na wejście tranzystora MOS.

### Tabela 1.

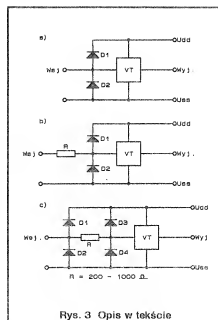
Niektóre prace, przy których człowiek gromadzi niszczący ładunek elektrostatyczny.

Czynność	ładunek [V]
Człowiek chodzący po plastikowej podłodze lub dywanie	15 000
Człowiek biorący ze stołu plastikowy pojemnik	7 000
Wymywanie układu scalonego w plastikowej obudowie z torebki plastikowej	20 000
Wymywanie układu scalonego w plastikowej obudowie z materiału piankowego	11 000
Wpinanie układu scalonego w obudowie ceramicznej w materiał piankowy i ponowne wyjęcie	5 000
Zapakowanie układu scalonego do plastikowego pudełka i wyjęcie go	4 000

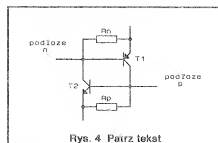
### Tabela 2

Napięcie niebezpieczne dla wybranych typów elementów

Element	Napięcie niebezpieczne w [V]
Niezabezpieczony tranzystor MOS	10+100
MOSFET	100+200
SFET	140+500
Układy CMOS (V 4000 D)	250+2000
Tranzystor bipolarny	380+7000
Układy TTL - Schottky	330+2500



Rys. 3 Opis w tekście



Rys. 4 Półprzewodnik

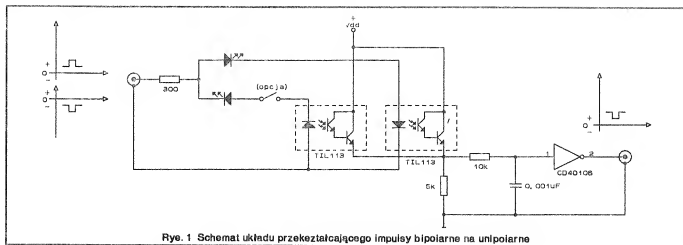
# Przetwornik impulsów bipolarnych na unipolarne

Jeśli nie możemy zagwarantować stałej polaryzacji impulsów wejściowych, można wykorzystać układ przedstawiony na rys.1. Impulsy dowolnej polarność po przejściu przez transp-

tory są przetwarzane przez przerzutnik Schmitta na impulsy unipolarne. Poszukiwania w dostępnej literaturze nie pozwoliły znaleźć prostszego rozwiązania.

mgr inż. Robert Krzysztofek

Opracowano na podstawie:  
EDN No.17, August 19, 1991.



Rys. 1 Schemat układu przekształcającego impulsy bipolarne na unipolarne

## Fazomierz

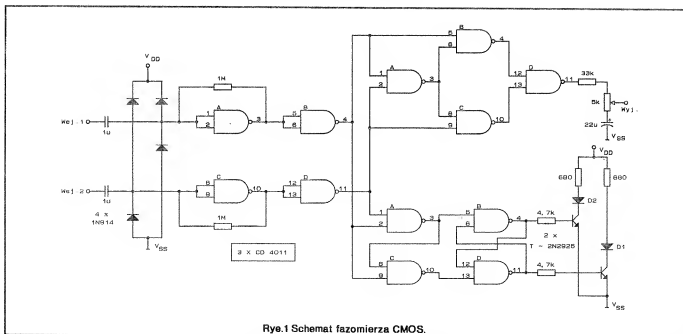
Wszystko czego potrzeba do zbudowania fazomierza to trzy układy scalone CMOS 4011, trochę elementów dykrektnych i dobry woltomierz do pomiaru napięcia na wyjściu. Do wejść fazomierza mogą być doprowadzone zarówno sygnały analogowe jak i cyfrowe. Zakres stosowanej częstotliwości jest bardzo duży, od kilku Hz do kilku MHz, zależnie od mocy źródła zasilania (5MHz przy  $V_{DD}=12$ ). Sygnały wejściowe są wzmacniane przez zmiennoprądowy wzmacniacz odwracający, a następnie formowane w impulsy prostokątne. Te z kolei są doprowadzane do oddzielnych układów, z których każdy jest pojedynczym układem scalonym.

Pierwszy z dwóch układów (po prostu bramka EX-OR) jest rzeczywistym fazomierzem. Wyjście komparatora fazowego jest filtrowane przez układ RC w celu uśmiedzenia zmiennoprądowych tętnień. Napięcie wyjściowe jest proporcjonalne do różnicy faz pomiędzy sygnałami wejściowymi. Jeżeli są one zgodne w fazie pomiar będzie wskazywał zero. Różnica faz wynosząca  $90^\circ$  wskazuje napięcie na wyjściu równe  $1/2 (V_{DD}-V_{SS})$ , natomiast przy  $\Delta\phi = 180^\circ$  napięcie na wyjściu równe będzie napięciu zasilania. Wyjście fazomierza można skalibrować przy pomocy potencjometru. Drugi układ scalony, który jest przerzutnikiem z pamięcią, poka-

zuje który sygnał wejściowy jest pierwszy. Informacja ta jest wyświetlana na diodach LED. Jeżeli faza pojawi się na wejściu 1 świeci dioda D1, jeżeli na wejściu 2 świeci D2. Impedancja widziana od strony wejść wynosi  $10^5\Omega$ . Obydwa wejścia są zabezpieczone przed przepięciami za pomocą diod 1N914. Napięcie zasilania  $V_{DD}$  może być z przedziału 3÷15V.

Witold Dąbrowski

Opracowano na podstawie:  
Design Techniques for Electronics Engineers.  
New York 1977



Rys.1 Schemat fazomierza CMOS.

**Tanie sprzedam:**

- \* oscyloskop - multimetr C1-112A (10MHz);
- \* oscyloskop 2-kanalowy C1-127 (50MHz);
- \* oscyloskop z wbudowanym multimetrem, generatorem i częstotściomierzem F-4372 (10MHz).

**Adres:**

Włodzimierz Przybylski  
ul. Pabianicka 80 B m 5 p 2  
93-548 Łódź

Informacja: kopierki - znaczki

(E: 15)

Odbiornik UKF, pozytywki -  
zmontowane i w zestawach  
poleca

**P.P.H. "SECEL"**

82-300 Elbląg

ul. Ogólna 1c.

(E: 18)

Moduły zasilacza ZR1

0..30V/0..4A

oferuje

**L A B E L**

31-450 Kraków

ul. Ułanów 17

tel. 12-62-88.

(E: 17)

## STEROWNIKI

### DO WĘŻY DYSKOTEKOWYCH, REKLAM ŚWIETLNYCH, NEONÓW, ŚWIATEŁ CHOINKOWYCH.

Dla amatorów i zawodowców, **NAJTAŃSZE** w kraju, niezawodne w działaniu, o małych wymiarach, łatwe i przyjemne w obsłudze. Sterowniki mają własne zasilacze, dużą obciążalność i możliwość podłączenia jednego węża ośmiokanałowego lub dwóch niezależnych wężów czterokanałowych. Daje możliwość programowania 200 kombinacji (sekwencji zapalających i gaszących się świateł).

Szczegółowe informacje po nadesłaniu koperty zwrotnej ze znaczkiem. Dla chętnych prowadzimy sprzedaż wysyłkową za zaliczeniem pocztowym.

**"VOLT-S"**

ul. Malborska 88/24

82-300 Elbląg

**ZAWSZE AKTUALNE!**

# ATARI

## TURBO-2000

### do samodzielnego montażu

System ATARI TURBO-2000 czyni z Waszego magnetofonu XC-11, XC-12, XCA-12 i CA-12 urządzenia sprawne i szybkie. Programy wczytują się szybko max. 3 minuty i nie występują błędy transmisji. Na jednej kasie C-60 mieści się ok. 50-60 gier przeciętnej długości. W łatwy sposób można prawie wszystkie programy i gry przegrać na system turbo.

#### W skład otrzymywanego zestawu wchodzi:

1) płytkę TURBO do zamontowania w magnetofonie z przyłutowanymi przewodami i dodatkową wtyczką joysticka.  
2) dokładny opis montażu płytki w magnetofonie dla dowolnej wersji magnetofonu.

3) kopię systemu TURBO-2000 i jego użytkownika (kopowanie gier na turbo, prace w basic'u itp.)

4) kasę z nagraniem kilkakrotnie programem TURBO-2000, który należy wczytać aby komputer pracował w szybkiej transmisji oraz kopię i loadera do przegrywania gier na turbo.

5) w wersji droższej CARTRIDGE z systemem turbo w postaci modułu pamięci stałej dołączonej do komputera i umożliwiającej pracę w systemie turbo bez wczytywania programu TURBO-2000.

Montaż płytki turbo w magnetofonie polega na przyłutowaniu do płytki trzech przewodów. Układ elektroniczny magnetofonu nie jest zmieniany i normalna transmisja pracuje bez zmian.

Po wczytaniu programu TURBO-2000 (ok. 50 sek.) komputer współpracuje z magnetofonem przez port 2 joysticka poprzez dodatkowy przewód wprowadzony z magnetofonu i zakończony wtykiem joystickowym.

W wypadku gier na 2 joysticki po wczytaniu gry można go wyjąć i włączyć drugi joystick.

Wszystkie płytki są sprawdzone i po prawidłowym podłączeniu przewodów układ turbo powinien od razu działać.

Na płytki turbo jest udzielana roczna gwarancja - serwis u producenta.

#### CENY:

- zestaw 1 (system TURBO wczytywany z taśmy) 95 tys. zł.
- zestaw 2 (z CARTRIDGEm) 180 tys. zł.
- CARTRIDGE (możliwość późniejszego dopięcia) 85 tys. zł.

#### Zamówienia proszę przysyłać na adres:

mgr inż. WOJCIECH PTASNIK  
ul. Kilińskiego 47a/2  
82-300 Elbląg  
tel. 283-64

#### UWAGA! NOWOŚĆ!

Książka "Opis gier na małe Atari" - cz.1, 140 str. Opis ok. 30 gier (symulatory, zręcznościowe, przygodowe).  
Cena z kosztami przesyłki - 26 tys.